总线系统

###### **一、单选题**

1、同步通信之所以比异步通信具有较高的传输频率，是因为同步通信（  ）。

A、 不需要应答信号 B、 总线长度较短

C、 用一个公共时钟信号进行同步 D、 各部件存取时间比较接近

正确答案： C

2、在集中式总线仲裁中，（  ）方式响应时间最快。

A、 菊花链 B、 独立请求 C、 中断 D、 计数器定时查询

正确答案： B

3、在集中式总线仲裁中，（  ）方式对电路故障最敏感。

A、 菊花链 B、 独立请求 C、 中断 D、 计数器定时查询

正确答案： A

4、采用串行接口进行7位ASCII码传送，带有一位奇校验位、1位起始位和1位停止位，当波特率为9600波特时，字符传送速率为（  ）。

A、 960 B、 873 C、 1371 D、 480

正确答案： A

5、系统总线中地址线的功能是（  ）。

A、 选择主存单元地址 B、 选择进行信息传输的设备

C、 选择外存地址 D、 指定主存和I/O设备接口电路的地址

正确答案： D

6、系统总线中控制线的功能是（  ）。

A、 提供主存、I/O接口设备的控制信号和响应信号 B、 提供数据信息

C、 提供时序信号 D、 提供主存、I/O接口设备的响应信号

正确答案： A

7、计算机中使用总线结构的主要优点是便于实现积木化，同时（  ）。

A、 减少了信息传输量 B、 提高了信息传输的速度

C、 减少了信息传输线的条数 D、 提高了信息传输的带宽

正确答案： C

8、数据总线的宽度由总线的（  ）定义。

A、 物理特性 B、 功能特性 C、 电气特性 D、 时间特性

正确答案： B

9、在单机系统中，三总线结构的计算机的总线系统由（  ）组成。

A、 系统总线、内存总线和I/O总线 B、 数据总线、地址总线和控制总线

C、 内部总线、系统总线和I/O总线 D、 ISA总线、VESA总线和PCI总线

正确答案： A

10、下列陈述中不正确的是（  ）。

A、 在双总线系统中，访存操作和输入/输出操作各有不同的指令

B、 系统吞吐量主要取决于主存的存取周期

C、 总线的功能特性定义每一根线上的信号的传递方向及有效电平的范围

D、 早期的总线结构以CPU为核心，而在当代的总线系统中，由总线控制器完成多个总线请求者之间的协调与仲裁

正确答案： C

11、CPU和适配器的数据交换方式是（  ）方式。

A、 并行 B、 串行 C、 并行或串行 D、 分时传送

正确答案： A

12、适配器和外设的数据交换方式是（  ）。

A、 并行 B、 串行 C、 并行或串行 D、 分时传送

正确答案： C

13、下列陈述中不正确的是（  ）。

A、 总线结构传送方式可以提高数据的传输速度

B、 与独立请求方式相比，链式查询方式对电路的故障更敏感

C、 PCI总线采用同步时序协议和集中式仲裁策略

D、 总线的带宽是总线本身所能达到的最高传输速率

正确答案： A

14、在（  ）的计算机系统中，外设可以和主存储器单元统一编址，因此可以不使用I/O指令。

A、 单总线 B、 双总线 C、 三总线 D、 多种总线

正确答案： A

15、计算机系统的I/O接口是（  ）之间的交接界面。

A、 CPU与存储器 B、 主机与外围设备

C、 存储器与外围设备 D、 CPU与系统总线

正确答案： B

16、下列各种情况中，应采用异步传输方式的是（  ）。

A、 I/O接口与打印机交换信息 B、 CPU与存储器交换信息

C、 CPU与I/O接口交换信息 D、 CPU与PCI总线交换信息

正确答案： A

17、以下对当代流行总线结构的描述中正确是（  ）。

A、 当代流行的总线结构中，整个总线由地址线、数据线和控制线组成

B、 当代总线结构中，CPU和它私有的cache一起作为一个模块与总线相连

C、 系统中只允许由一个处理器模块

D、 仲裁总线包括总线请求和终端请求线

正确答案： B

18、以下对PCI总线的描述中正确的是（  ）。

A、 PCI总线是一个与处理器相关的高速外围总线

B、 PCI总线的基本传输机制是猝发式传送

C、 PCI设备一定是主设备

D、 系统中允许只有一条PCI总线

正确答案： B

19、以下对PCI总线的描述中不正确的是（  ）。

A、 HOST总线不仅连接主存，还可以连接多个CPU

B、 PCI总线体系中有三种桥，它们都是PCI设备

C、 以桥连接实现的PCI总线结构不允许多条总线并行工作

D、 桥的作用可使所有的存取部件都按CPU的需要出现在总线上

正确答案： C

20、以下对总线仲裁的正确描述是（  ）。

A、 连接到总线上的CPU模块只能作主方，不能作从方

B、 连接到总线上的从方设备也能启动一个总线周期

C、 分布式仲裁不需要集中的总线仲裁器

D、 链式查询方式的优先级不固定，可以任意设置

正确答案： C

二、简答题

1、什么是总线？它大致分为哪几类？

答：总线是构成计算机系统的互联机构，是多个系统功能部件之间进行数据传送的公共通路。借助于总线连接，计算机在各系统功能部件之间实现地址、数据和控制信息的交换，并在争用资源的基础上进行工作。总线可分为以下几类：

内部总线：CPU内部连接各寄存器及运算器部件之间的总线。

系统总线：CPU和计算机系统中其他高速功能部件相互连接的总线。

I/O总线：中、低速设备之间互相连接的总线。

2、现代总线由哪几部分组成？

答：一般分成四部分：

数据传送总线：由地址线、数据线、控制线组成。一般是32条地址线，32或64条数据线。为了减少布线，64位数据的低32位数据线常常和地址线采用多路复用方式。

仲裁总线：包括总线请求线和总线授权线。

中断和同步总线：用于处理带优先级的中断操作，包括中断请求线和中断认可线。

公用线：包括时钟信号线、电源线、地线、系统复位线以及加电或断电的时序信号线等。

3、I/O接口通常具有哪些功能？

答：接口的典型功能包括：

控制：接口模块靠指令信息来控制外围设备的动作，如启动、关闭等。

缓冲：接口模块在外围设备和计算机系统其他部件之间用作为一个缓冲器，以补偿各种设备在速度上的差异。

状态：接口模块监视外围设备的工作状态并保存状态信息。状态信息包括数据“准备好”、“忙”、“错误”等，供CPU询问外围设备时进行分析之用。

转换：接口模块可以完成任何要求的数据转换，如串-并转换或并-串转换，因此数据能在外围设备和CPU之间正确地进行传送。

整理：接口模块可以完成一些特别的功能，例如，在需要时可以修改字计数器或当前内存地址寄存器。

程序中断：每当外围设备向CPU请求某种动作时，接口模块即发出一个中断请求信号到CPU。例如，如果设备完成了一个操作或设备中存在着一个错误状态，接口即发出中断请求。

4、按照总线仲裁电路的位置不同，总线仲裁分为哪两类？

答：按照总线仲裁电路的位置不同，总线仲裁分为集中式仲裁和分布式仲裁两类。

集中式仲裁中每个功能模块有两条线连到总线控制器：一条是送往仲裁器的总线请求信号BR，一条是仲裁器送出的总线授权信号线BG。

分布式仲裁不需要集中的总线仲裁器，每个潜在的主方功能模块都有自己的仲裁号和仲裁器。

5、什么是总线的分布式仲裁？

答：分布式仲裁不需要集中的总线仲裁器，每个潜在的主方功能模块都有自己的仲裁号和仲裁器。当它们有总线请求时，把它们唯一的仲裁号发送到共享的仲裁总线上，每个仲裁器将仲裁总线上得到的号与自己的号进行比较。如果仲裁总线上的号大，则它的总线请求不予响应，并撤销它的仲裁号。最后，获胜者的仲裁号保留在仲裁总线上，分布式仲裁是以优先级仲裁策略为基础。

6、简述总线的链式查询仲裁方式的特点和优缺点。

答：链式查询方式的主要特点是，总线授权信号BG串行地从一个I/O接口传送到下一个I/O接口。假如BG到达的接口无总线请求，则继续往下查询；假如BG到达的接口有总线请求，BG信号便不再往下查询。这意味着该I/O接口就获得了总线控制权。显然，在查询链中离总线仲裁器最近的设备具有最高优先级，离总线仲裁器越远，优先级越低。因此，链式查询是通过接口的优先级排队电路来实现的。

链式查询方式的优点是，只用很少几根线就能按一定优先次序实现总线仲裁，并且这种链式结构很容易扩充设备。

链式查询方式的缺点是对询问链的电路故障很敏感，另外查询链的优先级是固定的，如果优先级高的设备出现频繁的请求，那么优先级低的设备可能长期不能使用总线。

7、简述总线的计数器定时查询仲裁方式的特点。

答：总线上的任一设备要求使用总线时，通过BR线发出总线请求。中央仲裁器接到请求信号以后，在BS线为“0”的情况下让计数器开始计数，计数值通过一组地址线发向各设备。每个设备接口都有一个设备地址判别电路，当地址线上的计数值与请求总线的设备地址相一致时，该设备置“1”BS线，获得了总线使用权，此时中止计数查询。每次计数可以从“0”开始，也可以从中止点开始。如果从“0”开始，各设备的优先次序与链式查询法相同，优先级的顺序是固定的。如果从中止点开始，则每个设备使用总线的优先级相等。

计数器的初值也可用程序来设置，这可以方便地改变优先次序，但这种灵活性是以增加线数为代价的。

8、简述总线的独立请求仲裁方式的特点。

答：每一个共享总线的设备均有一对总线请求线BRi和总线授权线BGi。当设备要求使用总线时，便发出该设备的请求信号。总线仲裁器中有一个排队电路，它根据一定的优先次序决定首先响应哪个设备的请求，给设备以授权信号BGi。独立请求方式的优点是响应时间快，即确定优先响应的设备所花费的时间少，用不着一个设备接一个设备地查询。其次，对优先次序的控制相当灵活。它可以预先固定，例如BR0优先级最高，BR1次之…BRn最低；也可以通过程序来改变优先次序；还可以用屏蔽（禁止）某个请求的办法，不响应来自无效设备的请求。因此当代总线标准普遍采用独立请求方式。

9、总线的一次信息传送过程分为哪几个阶段？

答：总线的一次信息传送过程，大致可分为如下几个阶段：

（1）申请占用总线。需要使用总线的总线主设备（如CPU、DMA控制器等）向总线仲裁机构提出占用总线的请求，经总线仲裁机构判定，若满足响应条件，则发出响应信号，并把下一个总线传送周期的总线控制权授予申请者。

（2）寻址。获得总线控制权的总线主设备，通过地址总线发出本次要访问的存储器和I/O端口的地址，经地址译码选中被访问的模块并开始启动数据传送。

（3）传送数据。总线主设备也叫主模块，被访问的设备叫从模块。主模块和从模块之间的操作是由主模块控制在两个模块之间通过数据总线进行数据传送。

（4）结束。主、从模块的信息均从总线上撤除，让出总线，以便其它主模块使用。

10、总线的定时协定有哪几种？

答：包括同步总线定时协定、异步总线定时协定、半同步总线定时协定和周期分裂式总线定时协定。

11、简述同步总线定时协定的特点。

答：事件出现在总线上的时刻由总线时钟信号来确定，所以总线中包含时钟信号。一次I/O传送称为一个总线周期。一个总线周期由若干个总线时钟周期组成。同步总线适用于总线长度较短、各功能模块存取时间比较接近的情况。

12、简述异步总线定时协定的特点。

答：在异步定时协议中，后一事件出现在总线上的时刻取决于前一事件的出现时刻，即建立在应答式或互锁机制基础上。在这种系统中，不需要统一的公共时钟信号。异步定时的优点是总线周期的长度可变，因而允许快速和慢速的功能模块都连接到同一总线上。

13、简述半同步总线定时协定的特点。

答：半同步总线定时协定整体上仍然采用同步操作方式，不同之处在于增加一根联络信号线，如高电平有效的准备好信号READY（或者低电平有效的等待信号WAIT），由此信号决定是否需要增加时钟信号。半同步总线协定再同步总线协定的基础上仅仅增加了一点点成本，但适应能力却大大提升。

14、简述周期分裂式总线定时协定的特点。

答：在周期分裂式总线定时协定中，将每个读周期分为三步：①主方通过总线向从方发送地址和读命令；②从方根据命令进行内部读操作，这是从方执行读命令的数据准备时间；③从方通过数据总线向主方提供数据。

相应地，将一个读周期分解成两个分离的传输子周期：第一个子周期，主方发送地址和命令及有关信息后，立即和总线断开，供其他设备使用；第二个子周期，被读出的设备重新申请总线使用权后将数据通过总线法向请求数据的设备。而写周期只需要一个子周期即可完成。

15、当代的总线标准支持哪四类模式的数据传送？

答：当代的总线标准大都能支持四类模式的数据传送。

（1）读、写操作

读操作是由从方到主方的数据传送；写操作是由主方到从方的数据传送。一般，主方先以一个总线周期发出命令和从方地址，经过一定的延时再开始数据传送总线周期。

（2）块传送操作

只需给出块的起始地址，然后对固定块长度的数据一个接一个地读出或写入。对于CPU（主方）-存储器（从方）而言的块传送，常称为猝发式传送，其块长一般固定为数据线宽度（存储器字长）的4倍。

（3）写后读、读修改写操作

这是两种组合操作。只给出地址一次（表示同一地址），或进行先写后读操作，或进行先读后写操作。前者用于校验目的，后者用于多道程序系统中对共享存储资源的保护。这两种操作和猝发式操作一样，主方掌管总线直到整个操作完成。

（4）广播、广集操作

一般而言，数据传送只在一个主方和一个从方之间进行。但有的总线允许一个主方对多个从方进行写操作，这种操作称为广播。与广播相反的操作称为广集，它将选定的多个从方数据在总线上完成AND或OR操作，用以检测多个中断源。

16、简述多总线结构中桥的作用。

答：桥在多总线体系结构中起着重要的作用，它连接两条总线，使彼此间相互通信。桥是一个总线转换部件，可以把一条总线的地址空间映射到另一条总线的地址空间上，从而使系统中任意一个总线主设备都能看到同样的一份地址表。桥可以实现总线间的猝发式传送，可使所有的存取都按CPU的需要出现在总线上。由此可见，以桥连接实现的多总线结构具有很好的扩充性和兼容性，允许多条总线并行工作。

三、分析题

1、（1）某总线在一个总线周期中并行传送4个字节的数据，假设一个总线周期等于一个总线时钟周期，总线时钟频率为33MHz，总线带宽是多少?

（2）如果一个总线周期中并行传送64位数据，总线时钟频率升为66MHz，总线带宽是多少?

解：（1）设总线带宽用Dr表示，总线时钟周期用T=1/f表示，一个总线周期传送的数据量用D表示，根据定义可得

Dr=D/T=D×（1/T）=D×f=4B×33×106/s=132MB/s

（2）64位=8B

Dr=D×f=8B×66×106/s=528MB/s